

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-205142
(43)Date of publication of application : 09.08.1996

(51)Int.Cl. H04N 7/24
H03M 7/30
H03M 7/36

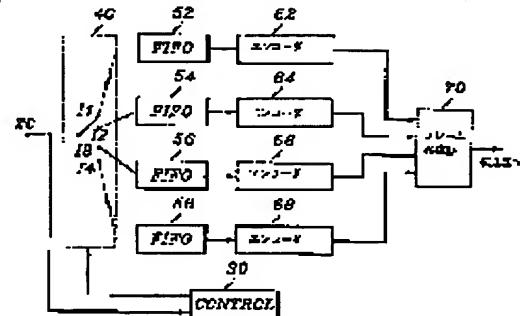
(21)Application number : 06-338803 (71)Applicant : DAEWOO ELECTRON CO LTD
(22)Date of filing : 28.12.1994 (72)Inventor : KWON OH-SANG

(54) ENCODER/DECODER FOR DIGITAL VIDEO SIGNAL

(57)Abstract:

PURPOSE: To excellently perform parallel processing by storing divided video frames in a first-in-first-out buffer and compressing each subframe of each video frame by means of an encoder, and then, coupling compressed data.

CONSTITUTION: A controller 30 counts the number of picture lines in video frame data and generates a control signal to a change-over switch block 40 in response to the counted number of picture lines. Each frame is divided into many subframes and stored in first-in-first-out buffers 52, 54, and 56. The corresponding encoders 62, 64, 66, and 68 of the buffers 52, 54, and 56 are assigned for processing video data partitioned by specific subframes. Compression- processed subframe data are supplied to a frame forming device 70, coupled for forming encoded frame data, and supplied to a transmitter.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 04 N 7/24				
H 03 M 7/30	A 9382-5K	9382-5K		
7/36				
			H 04 N 7/13	Z

審査請求 未請求 請求項の数2 FD (全7頁)

(21)出願番号 特願平6-338803

(22)出願日 平成6年(1994)12月28日

(71)出願人 591213405
 大宇電子株式會▲社▼
 大韓民国ソウル特別市中區南大門路5街
 541番地

(72)発明者 権 五相
 大韓民国ソウル特別市城北区貞陸2洞227
 -107

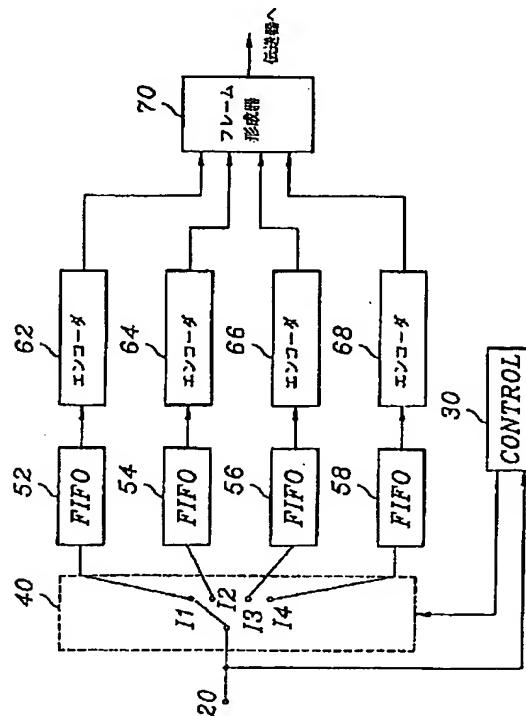
(74)代理人 弁理士 大島 陽一 (外1名)

(54)【発明の名称】 デジタルビデオ信号への符号化/復号化装置

(57)【要約】

【目的】 特定のエンコーダ/デコーダに関連づけられた以前フレームメモリの境界を越すメモリアクセス又は多重ランダムアクセスを行うことなく並列処理するビデオ符号化/復号化装置を提供する。

【構成】 入力デジタルビデオ信号を圧縮符号化するに、ビデオフレームデータのピクチャーラインの個数をカウントする制御装置と、このビデオフレームデータを複数の副フレームに分割する切り替えスイッチブロックと、分割されたビデオフレームデータを格納する複数のFIFOバッファと、ビデオフレームデータを圧縮する複数のエンコーダと、その圧縮されたビデオフレームデータをカップリングするフレーム形成器とを含む。本発明は、同様の原理に基づく、符号化されたビットストリーム形態における符号化されたデジタルビデオ信号を復号化する新規の復号化装置も提供する。



【特許請求の範囲】

【請求項1】 伝送のために入力ディジタルビデオ信号を圧縮した形態で符号化するためのものであって、この入力ディジタルビデオ信号は多数のビデオフレームデータを有し、各々のビデオフレームデータは多数のピクチャーラインを有する符号化装置において、前記多数のビデオフレームデータの各々におけるピクチャーラインの個数をカウントし、カウントされた前記ピクチャーラインの個数に応答して制御信号を発生させる制御手段と、前記ビデオフレームデータを前記制御信号に応答して、複数の副フレームに分割する手段と、前記分割されたビデオフレームデータを格納するための複数の先入先出(FIFO)バッファと、各々が前記複数の各副フレームを圧縮し、前記ビデオフレームデータを圧縮するための複数のエンコーダと、圧縮されたビデオフレームデータをカッピングする手段とを含むことを特徴とする符号化装置。

【請求項2】 もとのビデオ映像信号を再生するためには符号化されたビットストリーム形態における符号化されたディジタルビデオ信号を復号化するためのものであって、この符号化されたディジタルビデオ信号は多数のビデオフレームデータを含み、各々の多数のビデオフレームデータは可変長さ符号化された変換係数などのセット、動きベクトルおよび各スライスの始まりを表す複数のスライススタートコードを有する復号化装置において、前記符号化されたディジタルビデオ信号からスライススタートコードを検知してスライススタート検知信号を発生する手段と、前記スライススタート検知信号に応答して、前記符号化されたビットストリームの前記スライススタートコードの個数をカウントし、カウントされた前記スライススタートコードの個数に応答して制御信号を発生させる制御手段と、前記ビデオフレームデータを前記制御信号に応答して複数の副フレームに分割する手段と、前記分割されたビデオフレームデータを格納するための複数のFIFOバッファと、各々が前記複数の各副フレームを再生し、前記もとのビデオ映像信号を再生するための複数のデコーダと、前記再生されたもとのビデオ映像信号をカッピングする手段とを含むことを特徴とする復号化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はビデオ映像システムに関し、とくに、並列処理が可能な改善されたビデオ映像符号化/復号化装置に関する。

【0002】

【従来の技術】 一般に、高精細度テレビジョンおよびビ

デオ電話システムのような多様な電子/電気的応用分野において、映像信号はデジタル形態で伝送される必要がある。この映像信号がデジタル形態で表現されるとき、相当量のデジタルデータが発生される。しかし、通常の伝送チャネルの利用可能な周波数帯は限定されるので、映像信号を通常の伝送チャネルを通じて伝送するためには、相当量のデジタルデータを圧縮する映像信号符号化装置が必要である。

【0003】 したがって、大部分の映像信号符号化装置は、入力ディジタル信号における空間的および/または時間的冗長性を用いるか或いは減らす概念に基づいた多様な圧縮技法(または符号化技法)を用いる。

【0004】 かかる多様なビデオ圧縮技法のうち、統計的符号化技法と共に時間的および空間的圧縮技法を組み合わせた、いわゆるハイブリッド符号化技法がもっと効果的であることが知られている。

【0005】 大部分のハイブリッド符号化技法は、動き補償DPCM(差分パルス符号変調)、2次元DCT(離散的コサイン変換)、DCT係数の量子化およびVLC(可変長さ符号化)を採用する。動き補償DPCMは現在フレームとその以前フレームとのあいだの物体の動きを判別し、また該物体の動きによって現在フレームを予測して、現在フレームと予測されたフレームとのあいだの差を表す差分信号を生成する。このような方法は、例えば、Staffan Ericssonの「Fixed and Adaptive Predictors for Hybrid Predictive/Transform Coding」, IEEE Transactions on Communications, COM-33, No. 12 (1985年12月) と Ninomiya and Ohtsuka, 「A Motion Compensated interframe Coding scheme for Television Pictures」, IEEE Transactions on Communications, COM-30, No. 1 (1982年1月) に開示されている。

【0006】 2次元DCTは、動き補償されたDPCMデータのような映像データ間の空間的冗長性を減らすか除去し、デジタル映像データのブロック(例えば、8×8画素などのブロック)を変換係数データのセットに変える。かかる技法は、ChenおよびPrattの「Scene Adaptive Coder」, IEEE transactions on Communications, COM-32, No. 3 (1984年3月) に開示されている。かかる変換係数データを量子化器、ジグザグスキャナ(zigzag scanner)およびVLCで処理することによって、伝送されるデータの量を効果的に減らし得る。

【0007】 とくに、動き補償DPCMにおいて、現在フレームデータは現在フレームと以前フレームとのあいだの動き推定に基づいた以前フレームデータから予測される。このような推定された動きは、以前フレームと現在フレームとのあいだの画素などの変位を表す2次元動きベクトルの関係で説明し得る。

【0008】 映像信号を前述した技法により圧縮するためには、高速でデータを処理し得るプロセッサが必要であり、これは通常並列処理技法を用いて行われる。一般

に、並列処理可能な映像信号符号化／復号化装置においては、一つのビデオ映像フレーム領域が多数の副フレームに分割され、ビデオ映像フレーム領域内の映像データは副フレーム単位で処理される。

【0009】しかし、現在フレーム内における探索ブロックへの動きベクトルを判別するためには、現在フレームの探索ブロックと、探索ブロックと同一の大きさを有する多数の各候補ブロックのあいだで、類似計算(similarity calculation)が行われる。この候補ブロックは以前フレーム内の探索領域に含まれ、探索領域の大きさは探索ブロックより大きい。ここで探索ブロックの大きさは典型的に8×8および32×32画素間の範囲を有する。よって、任意の副フレームの境界部分を含む探索領域は隣接する副フレームの境界部分も含む。したがって、各々のエンコーダにより行われる動き推定は、特定のエンコーダに関連づけられた以前フレームメモリの境界を越すメモリアクセスが必要であるか、多重ランダムアクセスし得る共有メモリシステムが必要である。

【0010】

【発明が解決しようとする課題】したがって、本発明の主な目的は、特定のエンコーダ／デコーダに関連づけられた以前フレームメモリの境界を越すメモリアクセスまたは多重ランダムアクセスし得る共有メモリシステムを用いることなく、並列処理し得る改善されたビデオ符号化／復号化装置を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するためには、本発明の一観点によれば、伝送のために入力ディジタルビデオ信号を圧縮した形態で符号化するためのものであって、この入力ディジタルビデオ信号は多数のビデオフレームデータを有し、各々のビデオフレームデータは多数のピクチャーラインを有し、ビデオフレーム映像領域を占める符号化装置において、前記多数のビデオフレームデータの各々におけるピクチャーラインの個数をカウントし、カウントされた前記ピクチャーラインの個数に応答して制御信号を発生させる制御手段と、前記ビデオフレームデータを前記制御信号に応答して、複数の副フレームに分割する手段と、前記分割されたビデオフレームデータを格納するための複数の先入先出(FIFO)バッファと、各々が前記複数の各副フレームの各々を圧縮し、前記ビデオフレームデータを圧縮するための複数のエンコーダと、圧縮されたビデオフレームデータをカップリングする手段とを含む符号化装置が提供される。また、本発明の他の観点によれば、もとのビデオ映像信号を再生するために符号化されたビットストリーム形態における符号化されたディジタルビデオ信号を復号化するためのものであって、この符号化されたディジタルビデオ信号は多数のビデオフレームデータを含み、各々の多数のビデオフレームデータは可変長さ符号化された変換係数などのセット、動きベクトルおよび各スライスの始

まりを表す複数のスライススタートコードを有する復号化装置において、前記符号化されたディジタルビデオ信号からスライススタートコードを検知してスライススタート検知信号を発生させる手段と、前記スライススタート検知信号に応答して前記符号化されたビットストリームの前記スライススタートコードの個数をカウントし、カウントされた前記スライススタートコードの個数に応答して制御信号を発生させる制御手段と、前記ビデオフレームデータを前記制御信号に応答して複数の副フレームに分割する手段と、前記分割されたビデオフレームデータを格納するための複数のFIFOバッファと、各々が前記複数の各副フレームを再生し、前記もとのビデオ映像信号を再生するための複数のデコーダと、前記再生されたもとのビデオ映像信号をカップリングする手段とを含む復号化装置が提供される。

【0012】

【実施例】以下、本発明の符号化／復号化装置について図面を参照しながらより詳しく説明する。

【0013】本発明は送信装置から加入者の受信機への高精細度テレビジョン(HDTV)信号の通信のための装置を提供する。データリンクのエンコーダ端側の送信機において、テレビジョン画像の連続フレームに対するディジタル映像信号は、多重プロセッサで処理するための副フレームなどに分けられる。各々のプロセッサは特定の副フレームからのビデオデータを符号化する目的に割り当てられたエンコーダを含む。

【0014】図1Aにはビデオ映像フレーム領域10が示されている。総合フレーム領域はM個の水平ピクチャーラインを含み、各々のピクチャーラインはN個の画素を含む。例えば、単一のHDTVフレームは960個のピクチャーラインを含み、各々のピクチャーラインは1408個の画素を含む。言い替えれば、単一のHDTVフレームは60個のスライスを含み、各々のスライスは16個の水平ピクチャーラインを含む。本実施例によれば、ビデオ映像フレーム領域は多数のフレームなど、例えば、図1Bに示されたような副フレーム12, 14, 16, 18に分割される。

【0015】多数の副フレームを処理するために、プロセッサは、ビデオフレームにおける副フレームにより仕切られたディジタルデータを圧縮するために各々の副フレームに割り当てられる。現在ビデオフレームと一つまたは二つ以上の以前ビデオフレーム間のデータ冗長性は、動き推定／補償技法を用いて減少される。多数のプロセッサ中のビデオ映像フレーム領域を分散して処理することによって、HDTV信号の伝送は通常のテレビジョン信号、例えば、NTSC式信号伝送に用いられるのとと実質的に同一のエンコーダを用いて行われる。

【0016】図2には、本発明によるビデオ映像信号を並列に符号化するための装置の好ましい実施例が示されている。

【0017】図2に示されたように、処理される入力デ

イジタル映像信号は、ターミナル20を介して制御装置30と切り替えスイッチブロック40に入力される。この入力ディジタル映像信号は入力メモリ(図示せず)からブロック単位で読み取られるが、映像信号の各フレームはブロック単位で処理するために、画素データの連続的なブロックとして格納される。入力ディジタル映像信号のブロックの大きさは、典型的に、8×8画素から32×32画素の範囲を有する。入力ディジタル映像信号は多数のビデオフレームデータを含み、各々のビデオフレームデータは、多数のピクチャーラインを有し、またビデオ映像フレーム領域を占める。制御装置30はビデオフレームデータにおけるピクチャーラインの個数をカウントし、カウントされたピクチャーラインの個数に応答して制御信号を切り替えスイッチブロック40に向けて発生させる。カウントされたピクチャーラインの個数が、予め定められた値、即ち、240になるまで制御装置30は前記入力ディジタル映像信号をI1, I2, I3, I4の中で切り替えるための制御信号を発生させ、これにより入力されるディジタル映像信号の各フレームは多数の副フレームに分割されて、先入先出(first-in-first-out:FIFO)バッファ52, 54, 56, 58に格納する。これらFIFOバッファは、実質的に互いに同一であり、その相応する多数のエンコーダ62, 64, 66, 68へ副フレームデータなどを出力する。各々のエンコーダは特定の副フレームにより仕切られたビデオ映像データを処理する目的に割り当てられている。エンコーダに対しても、図3により詳しく説明する。各々のエンコーダ62, 64, 66, 68により処理された副フレームデータは、フレーム形成器(frame formatter)70へ提供され、符号化されたフレームデータを形成するために結合される。符号化されたフレームデータは伝送のために送信機(図示せず)へ提供される。

【0018】図3には、図2に示された同一のエンコーダのうちの一つ、例えば、エンコーダ62の詳細ブロック図が示されている。FIFOバッファ52からの副フレームデータは減算器202及び動き推定器210に、現在副フレームデータとして提供される。動き補償器222からの予測された副フレームデータ203のブロックは、減算器202で現在副フレームデータの探索ブロックから減算され、減算されたデータ、即ち、差分画素データは、離散的コサイン変換(DCT)回路205へ提供される。この差分画素データのブロックは変換係数のセットに符号化される。これらの変換係数は量子化器206で量子化されたDCT係数のセットに量子化される。その後、量子化されたDCT係数は2つの信号伝送経路を通じて伝送される。一つの経路は、スキャナ207を経て、可変長さ符号化(VLC)回路208に、量子化されたDCT係数を伝送し、ここで、例えば、ランレンジス(run-length)および可変長さ符号化を組み合わせて、前記量子化されたDCT係数を符号化し、VLC符号化された副フレームデータをマルチプレクサ回路230へ提供する。もう一つの経路は、逆量子化器(IQ)213を経

て、逆離散的コサイン変換(IDCT)回路214に量子化されたDCT係数などを伝送するものからなり、ここで、逆量子化および逆変換により、前記量子化されたDCT係数を再び変換して差分画素データを再構成する。再構成された差分画素データと動き補償器222からの予測データは、現在副フレームデータを再構成するように加算器215で組み合わせられてフレームメモリ221に書き込まれる。

【0019】現在副フレームデータとフレームメモリ221からの再構成された以前副フレームデータ218は、動きベクトルを判別するために、動き推定器210で処理される。動きベクトル219は動き補償器222に印加され、予測されたデータ、即ち、動きベクトル219に相応する候補ブロックデータは、フレームメモリ221からブロック単位で検索されて、次の処理のために減算器202および加算器215へ提供される。動きベクトル219は、またVLC回路208へ提供されてVLCにより符号化される。VLC符号化された副フレームデータとVLC回路208からの動きベクトルは、マルチプレクサ回路230へ提供されて、図2に示されたフレーム形成器70へ伝送される。

【0020】特に、動き推定器210においては、現在副フレームにおける探索ブロックに対する動きベクトルを判別するために、現在副フレームの探索ブロックと以前副フレーム内の、一般に探索ブロックより大きい探索領域に含まれて、その前記探索ブロックと同一の大きさを有する多数の各候補ブロックのあいだで類似計算が行われる。本発明によれば、動きベクトル219は、分割された各々の副フレーム内の探索領域でだけ動き推定することによって判別される。

【0021】図4には、本発明による可変長さ符号化されたビデオ映像信号を並列復号の処理するための装置の好ましい実施例が示されている。図2の符号化装置から入來した符号化されたディジタルビデオ信号は、ターミナル400を通じてスライススタートコード(SSC)検知器80へ入力される。符号化されたディジタルビデオ信号は、多数のビデオフレームデータを含み、ビデオ映像フレーム領域を占める各々の前記ビデオフレームデータは、可変長さ符号化された変換係数などのセット、動きベクトルおよび多数のスライススタートコード(slice start code:SSC)を含む。ここでスライススタートコード(SSC)はスライスの“始まり”を表す符号化されたビットストリームにおけるヘッド情報である。SSC検知器80は、符号化されたディジタルビデオ信号からスライススタートヘッドを検知して、スイッチングブロック100およびマルチプレクサ回路120を制御するように作動する制御装置90へスライススタート検知信号を発生させる。制御装置90は、SSC検知器80から提供されたスライス始まり信号に応答してSSCの個数をカウントする。カウントされたSSCの個数が予め定められた値、例えば、15になるごとに、制御装置90はSSC検知器80からの符号化されたデ

イジタルビデオ信号をD1, D2, D3, D4のあいだで切り替えるために第1制御信号を発生させ、これにより、入力される符号化された映像信号の各フレームは多数のフレームに分割されて、多数のFIFOバッファ102, 104, 106, 108に格納される。FIFOバッファは前記副フレームデータをその相応する多数のデコーダ112, 114, 116, 118へ出力する。各々のデコーダは互いに同一であって、各々の相応する副フレームにより仕切られたビデオ映像データを処理する。即ち、デコーダ112は図2に示されたエンコーダ62により符号化された副フレームデータを処理する。同様に、デコーダ114, 116, 118はエンコーダ64, 66, 68により各々処理された副フレームにより仕切られたビデオ映像データを処理する。デコーダに対するより詳細な説明は、以下図5について説明する。各々のデコーダは特定の副フレームにより仕切られたビデオ映像データを処理する目的に割り当てられている。デコーダからの復号化された副フレームデータは、フレーム形成器120に印加され、ディスプレー装置(図示せず)上に表示されるべきものとのビデオ映像信号を表す単一のデータストリームを形成するために結合される。

【0022】図5には、図4に示された同一のデコーダのうちの一つ、例えば、デコーダ112の詳細ブロック図が示されている。図4のデコーダ112, 114, 116, 118は同一の構成要素からなり、各構成要素は同一に作動する。

【0023】図5に示されたように、特定の副フレームにより仕切られたビデオ映像データは、FIFOバッファ102(図4参照)から可変長さ復号化(VLD)回路301へ提供される。VLD回路301は、可変長さ符号化された変換係数のセットおよび動きベクトルを復号化して、変換係数データおよび動きベクトルデータを逆ジグザグスキャナ303および動き補償器302へ伝送する。VLD回路301は基本的にルックアップテーブル(look-up table)からなるものであってよい。即ち、VLD回路301では多数のコードセットが提供されて可変長さコードとランレングスコードまたは動きベクトルのあいだの関係を規定する。

【0024】逆ジグザグスキャナ303においては、量子化されたDCT係数は再構成され、量子化されたDCT係数のものとのブロックを提供する。量子化されたDCT係数のブロックは、逆量子化器(IQ)304でDCT係数のセットに変換され、逆離散的コサイン変換(IDCT)回路305へ提供され、このIDCT回路305は前記DCT係数のセットを現在副フレームのブロック及びそれに相応する以前副フレームのブロック間の差分データのセットに変換する。しかるの

ち、IDCT回路305からの差分データは加算器306へ伝送される。

【0025】一方、VLD回路301からの可変長さ復号化された動きベクトルは動き補償器302へ提供される。この動き補償器302は動きベクトルに基づいてフレームメモリ307に格納されている以前副フレームから相応する画素データを取り出し、その取り出された画素データを加算器306に印加する。動き補償器302から出力した相応する画素データとIDCT回路305からの画素差分データは、現在副フレームの提供されたブロックの映像データを構成するように加算器306で合算されてフレームメモリ307上に書き込まれ、図4に示されたフレーム形成器120へ伝送される。

【0026】

【発明の効果】したがって、本発明によれば、デジタル映像データの圧縮の際、動き推定を分割された副フレーム内でだけ行うので、特定のエンコーダ/デコーダに関連づけられた以前フレームメモリの境界を越すメモリアクセスまたは多重ランレングスアクセスし得る共有メモリシステムを用いることなく並列処理ができる。

【図面の簡単な説明】

【図1】A及びBからなり、Aはビデオ映像フレーム領域を概略的に示すダイヤグラム図であり、Bは分割されたビデオ映像フレーム領域を概略的に示すダイヤグラム図である。

【図2】多数のエンコーダからなる本発明の符号化装置のブロック図である。

【図3】図2に示したエンコーダを詳細に示したブロック図である。

【図4】多数のデコーダからなる本発明の復号化装置のブロック図である。

【図5】図4に示したデコーダを詳細に示したブロック図である。

【符号の説明】

30、90 制御装置

40、100 切り替えスイッチブロック

52、54、56、58、102、104、106、108 FIFOバッファ

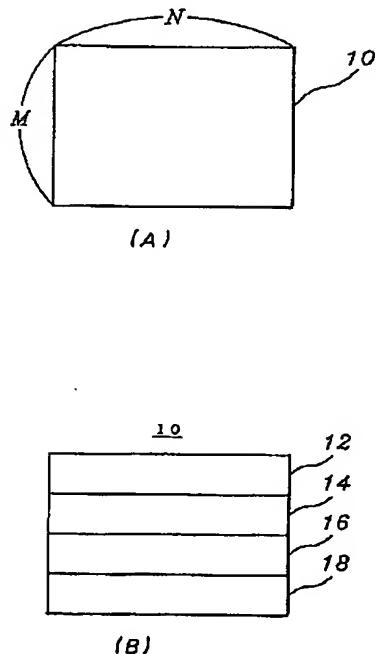
62、64、66、68 エンコーダ

70、120 フレーム形成器

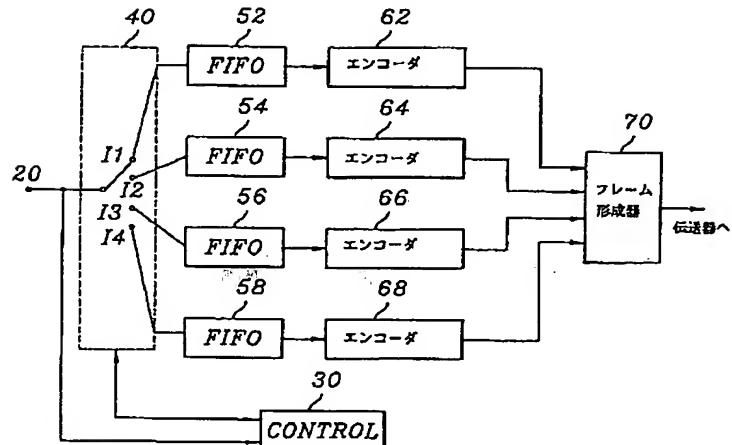
80 SSC検知器

112、114、116、118 デコーダ

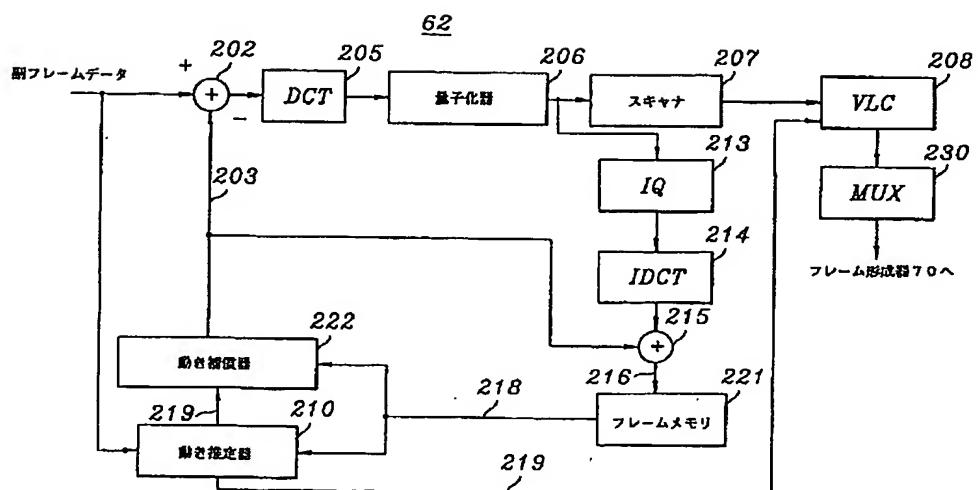
【図1】



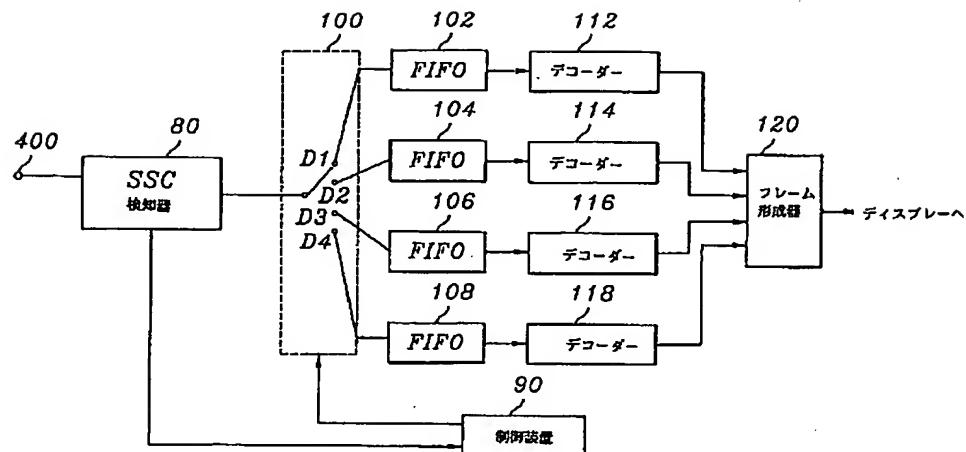
【図2】



【図3】



【図4】



【図5】

